

大規模電磁界解析を用いたEMC解析技術の開発

Development of EMC Analysis Technology using Large-scale Electromagnetic Field Analysis

松 原 亮* 井 口 勝 夫*
Ryo Matsubara Katsuo Inokuchi

近年、高性能・小型化が進展しているデジタル機器の開発では、LSIの高速化、低電圧化に伴い、EMC (Electromagnetic Compatibility) 対策の難易度が高くなっている。この問題を効果的に解決するため、EMC解析技術開発を行っている。本稿では、輻射（ふくしゃ）ノイズと静電気に関して、従来手法より直接的かつ効果的に貢献できる解析手法を開発し、検討時間を削減した。

Recently, high performance and miniaturized digital devices require LSI operated with a higher frequency and lower voltage; therefore Countermeasures for the Electro Magnetic Compatibility (EMC) problem are becoming more difficult. EMC Analysis techniques, which contribute to design devices more directly and efficiently than the conventional approach, have been developed as the solution to Electro Magnetic Radiation and Electro-Static Discharge, and reduced the examination period.

1. EMC解析の概要

高性能化・小型化が進展しているデジタル機器の開発では、LSIの高速化、動作電圧の低電圧化に伴い、EMC（電磁両立性：Electromagnetic Compatibility）対策を施すことが必須となっている。特に輻射ノイズなどのEMI（電磁障害：Electromagnetic Interference）、静電気ノイズなどのESD（静電気放電：Electro-Static Discharge）の対策が高難易度化している。これらの課題を早期解決するため、電磁界解析を用いた輻射ノイズ解析と静電気解析の技術開発を行ってきた[1]。解析手法は、3次元の複雑な形状や材料定数の異なる物質の解析に適しているFDTD（Finite difference time domain method）法からなる電磁波解析ソフトを用いた[2]。FDTD法は、次式で表されるマクスウェルの方程式を時間および空間両座標において直接差分化を行い、励振源からの電磁界分布を逐次計算していくYeeのアルゴリズムに帰着する数値計算手法であり、過渡あるいは周波数応答を直接求めることができる。

$$\nabla \times \mathbf{E} = -\mu \frac{\partial \mathbf{H}}{\partial t} \quad \dots \quad (1)$$

$$\nabla \times \mathbf{H} = \sigma \mathbf{E} + \epsilon \frac{\partial \mathbf{H}}{\partial t} \quad \dots \quad (2)$$

ここで、 \mathbf{E} は電界強度（V/m）、 \mathbf{H} は磁界強度（A/m）、 μ は透磁率、 ϵ は誘電率、 σ は導電率である。本解析手法は、数値計算上、安定条件を満たすために、最小メッシュ間隔が小さくなると計算の時間刻み幅も小さく設定する必要があり、モーメント法や有限要素法といった他の手法に比較して解析時間が長くなるという欠点があるが、アルゴリズムが簡単で並列計算に向くため、クラス

タPCからなる並列計算環境を構築することで、数億メッシュの解析モデルを数時間で解くことができる実用に耐えうるレベルの計算時間を実現している。LSIや回路部品の非線形電気特性は、FDTD法とSPICE（Simulation Program with Integrated Circuit Emphasis）による回路解析を連成して解くことで考慮した。

2. 輻射ノイズ解析（EMI）

従来の輻射ノイズ解析は、問題発生時に既知となったノイズ源とそれが伝搬する金属部材のみを解析モデル化することで、原因分析、対策法の検討を行っていた。

しかし、さらなる対策期間短縮を行うには、ノイズ源が未知の状態である初期試作において解析を行うことで、設計完成度を高めることが有用である。そこで、設計初期段階でも対応可能なノイズ源の設定法を検討し、金属筐体（きょうたい）全体を解析モデル化することにより、試作前段階で懸念箇所抽出および事前対策検討が可能となった。

2.1 輻射ノイズ解析のノイズ源設定法

ノイズ源の設定法は、ノイズ源となる信号・電源成分の抽出、それらの信号・電源成分が伝送する導体などの構造的モデル化から構成される。ノイズ源の抽出では、①従来機種の課題箇所抽出、②従来と今回の差分抽出の2ステップで行う。例えば、①は課題となったLSIや基板内の伝送成分、基板間やセット間のケーブル伝送成分などがあり、②はLSIや基板内信号の動作周波数の高速化、基板間のケーブルの引き回しの変更などが想定される。このような観点から検討すべきノイズ源を抽出し、それらの情報から優先順位をつけ検討する。次にノイズ源のモデル化は、主にLSI単体、基板内の信号・電源配線、セッ

* コネクティッドソリューションズ社

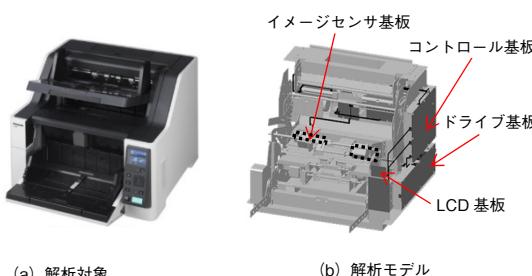
イノベーションセンター

Innovation Center, Connected Solutions Company

ト内部・セット間ケーブルを対象とする。そして、これら抽出したノイズ源、ノイズ源モデルに対して、シールド構成や、シャーシとのGND接続構成を検討し、その効果を確認することで、試作前段階で懸念箇所の抽出および事前対策の検討を可能とした。

2.2 スキャナの解析モデルおよび解析結果

ノイズ源の設定法と筐体全体の解析モデル化をA3対応の大型スキャナの輻射ノイズ解析に適用した。第1図に解析対象、解析モデルを示す。部品点数3200点ものスキャナの筐体部は3D-CADデータを全て取り込んだうえで金属部材のみを抽出し、金属部材間の接触箇所は、実機の接触条件を考慮してモデル化を行った。ケーブル部は、実配線の引き回しを考慮し、シールド有無および端部のGNDシールド処理も考慮することで、ケーブル影響に関する解析を可能とした。基板は、本解析においては筐体やシールド部材のGND接続影響を検討することを目的とするため、GNDパターン部のみをモデル化した。モデル化を行った総部品点数は1800点、解析モデルのメッシュ数は約5億7000万、複数のPCをクラスタリングした並列計算環境を構築することで、計算時間は1条件120分である。



第1図 輻射ノイズ解析モデル

Fig. 1 Electro magnetic radiation analysis model

次に前述した方法で抽出したノイズ源、ノイズ源モデルおよび検討項目を第1表に示す。

それぞれのノイズ源、ノイズ源モデルに対して、パラメータ変更前後の比較をした。ここでは主ノイズ要因であるイメージセンサ信号に起因する輻射ノイズ解析について述べる。ノイズ源は、コントロール基板に信号伝送用ケーブルを接続するためのコネクタ端子部に設定した。ノイズ源の設定箇所を第2図に示す。

イメージセンサ信号の輻射ノイズ対策として、ケーブルのシールド、および周辺金属との接続による接地の構造を検討し、後者に関しては、物理的に接続可能で効率的に接地効果が得られる接続箇所の数を確認した。シールドが無い状態の輻射ノイズをリファレンスとし、第3

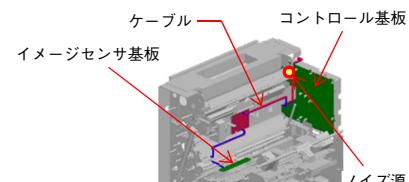
図に解析モデルから3 m遠方の輻射ノイズの周波数特性を解析した結果を示す。

この結果より、最終的な輻射ノイズの低減策として、シールドの追加とともに接地箇所を2箇所とした。このようにノイズ低減効果を確認するとともに、過剰対策にならない考慮も行った。試作後に実機でも同様傾向を確認し、解析の有効性を確認した。第1表に示す他のノイズ源に関してもそれぞれ検討を行い、金型を手配する前に筐体設計に反映することができた。

第1表 ノイズ源および検討項目

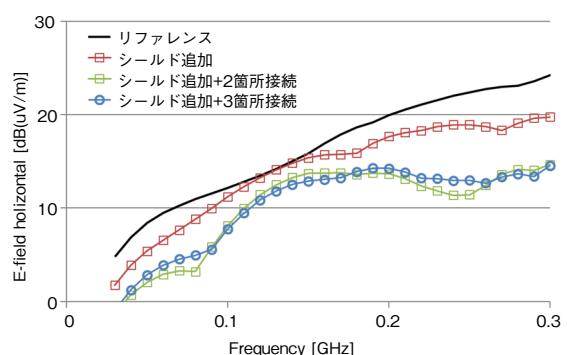
Table 1 Noise source and consideration items

優先順位	ノイズ源	ノイズ源モデル	検討項目
1	イメージセンサ基板とコントロール基板間のケーブル	ケーブル	・ケーブルのシールド化 ・ケーブルのシールドのシャーシ接続箇所
2	コントロール基板のLSI	LSI単体	・シールドボックスの接続箇所
3	ドライブ基板のLSI		・シールドボックスの開口部寸法
4	LCD基板とコントロール基板間のケーブル	ケーブル	・基板とシャーシの接続箇所



第2図 ノイズ源の設定箇所

Fig. 2 Setting location of noise source



第3図 輻射ノイズの解析結果

Fig. 3 Analysis results of electro magnetic radiation

システムの高速化に伴いEMC対策に必要な作業が増大する傾向にあるなか、本解析手法を適用することにより、設計初期段階で輻射ノイズの低減を図ることが可能となった。今回対象とした商品においては、従来の試行錯誤

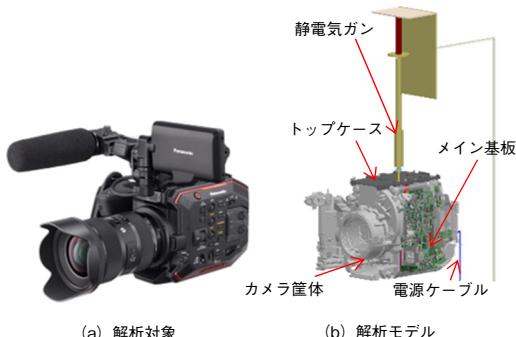
によるノイズ対策と比較して、検討期間を33 %削減することができた。

3. 静電気解析 (ESD)

従来の静電気解析は所定の高電圧を印加する静電気ガンと基板単体をモデル化し、静電気試験を模擬した解析を行っていた。静電気ガンは帶電人体からの皮膚抵抗に相当する抵抗体、人体容量とするコンデンサと充電部、スイッチ部のモデル化を行い、実測された印加電流波形を再現するように調整したモデルを使用している。さらに、今回は基板単体に加えて基板間接続および、多層基板と複雑な金属筐体全体を考慮することで、金属筐体からケーブル、基板パターンを介してLSI部に進入する静電気の発生メカニズムの解析が可能となった。

3.1 放送用カメラの解析モデル

上記のように多層基板、基板間接続、金属筐体全体のモデル化を放送用カメラに適用した。第4図 (a) に解析対象、(b) に解析モデルを示す。筐体およびケーブルの解析モデル化は、2.2節に記載の方法で行った。多層基板のモデル化は、10層ビルアップ、部品点数1600点もの大規模な基板CADデータを読み込み、部品に関しては回路定数などから解析条件を自動的に設定できるよう独自プログラムを構築することで行っている。ESD対策部品であるツェナーダイオードなどの能動素子に関してはSPICEモデルを適用することで、非線形の電気特性を考慮した。基板間接続に関しては、コネクタの全てのピンにケーブルを接続したモデル化を行うことで考慮した。解析モデルのセル数は約8億、計算時間は1条件24時間である。



第4図 静電気解析モデル

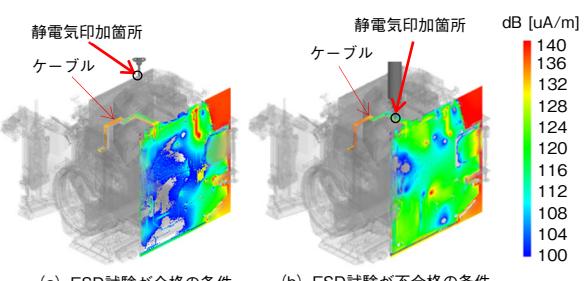
Fig. 4 Electro-static discharge analysis model

3.2 解析結果

試作初期の実機検討において、筐体上部のトップケースに静電気を印加した場合に、静電気印加箇所によってESD試験に不合格となる事象が発生した。この要因分析

および対策法の検討を解析にて行った。第5図に、解析にて、トップケースに静電気を印加した場合の磁界分布の解析結果を示す。第5図より、ESD試験に不合格となった

(b) の場合、トップケース直下のケーブル近傍で静電気を印加することによりケーブルにノイズ成分が誘導されメイン基板へと流入するノイズのレベルが増加する傾向を確認した。その対策として、ケーブルが接続されるコネクタにコンデンサを追加した解析を行い、LSIへのノイズ流入が減少することを確認した。この内容を実機に反映してESD試験を実施し、改善効果を確認することで解析の有効性を確認した。



第5図 近傍磁界の解析結果

Fig. 5 Analysis result of near magnetic field

本手法による解析を実施することで、従来では量産直前まで行っていた静電気対策を設計の初期段階で完了することができ、検討期間を50 %削減することができた。

4. 成果と展望

大規模電磁界解析を用いたEMC解析技術開発を行い、スキャナ、放送用のカメラの製品開発に適用した。クラスタPCを構築し並列で計算させることで、基板、筐体全体の解析を実用に耐えうるレベルの計算時間で実現し、輻射ノイズ解析ではノイズ源の設定法を構築し、静電気解析では実測された印加電圧波形を再現するように調整した静電気ガン解析モデルを構築することによって、設計初期段階でのEMC対策を可能とした。

本EMC解析技術の適用により、試作回数や後戻り工数を削減でき、開発期間の短縮に貢献した。今後は適用商品・領域を家電商品から車載商品まで広範囲に拡大していく予定である。

参考文献

- [1] 房安浩嗣 他, “デジタル機器の電磁波と回路の連成解析,” 電子情報通信学会論文集, CS-5-5, S31-32, 2015.
- [2] 並木武文 他, “電磁波解析ソフトウェアPoynting,” FUJITSU, vol.59, no.5, pp.576-582, 2008.