

高級オーディオに向けた高音質化技術の開発

High-End Audio Technology of Hi-Fi Full Digital Amplifier

中嶋 康志
Yasushi Nakajima
小椋 高志
Takashi Ogura

加藤 伸悦
Shinetsu Katou
西田 郁央
Ikuoh Nishida

渡邊 伸一
Shin-ichi Watanabe

要 旨

近年のオーディオは、そのほとんどがデジタル音源となり、これをデジタルのまま処理して最高音質でスピーカを駆動する高音質フルデジタルへの要求はますます高まっている。従来のフルデジタルアンプでは、デジタルPWM (Pulse Width Modulation) 方式による波形歪 (ひず) みとクロックジッタによる時間軸歪みの発生があり、そのために音質が劣化していた。新たな信号処理によりこれらの歪みを補正することで正確な信号再現を行い、その信号を高速の出力デバイスの技術とスピーカの高音質技術によって忠実再生する、非常に高音質なフルデジタルアンプ技術を実現しハイエンドオーディオ商品に搭載したので、内容について報告する。

Abstract

We developed Full Digital Amplifier with new distortion compensation technology, High-speed switching power device circuit, and Coaxial flat-type loudspeaker unit. Digital audio signal has some special distortions associated with the magnitude domain and the time domain. The digital PWM (Pulse Width Modulation) waveform has dynamic distortion essentially and the clock jitter gives another distortion. This paper describes new ways to reduce these distortions and realize very good sound quality.

1. はじめに

近年のオーディオ音源は、高品位音楽音源やネット配信の普及によりハイレゾ音源[1]と呼ばれるCD品質を超えるデジタル音源を入手しやすい環境が整いつつある。またハイレゾ音源対応の再生機器や高級ヘッドフォンの市場拡大などにも見られるように、より音の良い再生への要求が高まってきている。このなかで、筆者らは音源を明瞭に再現し、空間を細部まで表現できる高音質のハイエンドオーディオ商品をお客様に提供する。

従来ハイエンドオーディオではアナログアンプを高品位部品で実現するものがあつた。アナログ回路を用いると部品の精度による歪 (ひず) みの発生や、微小信号部でのノイズの混入が発生し音の品位が落ちやすい。

デジタル音楽データの品位を十分に引き出して再生するためには、データの伝送や増幅で情報を劣化させないように、デジタル音源をデジタルのままスピーカ直前まで忠実にフルデジタルで伝達するフルデジタルアンプの構成がふさわしいと考えた。

フルデジタルでの原音再生の課題として、ジッタと呼ばれる信号伝達時の時間揺らぎ、デジタル-アナログ変換時の歪み、パワー増幅段のON/OFFタイミングの精度、電源などからのパワー段へのノイズ混入があり、これらが音質劣化の主な要因となる。

本稿では、これらの課題を解決し、さらにハイエンドアナログA級アンプを超える高音質を実現するために、

時間軸・振幅軸の歪みを補正するフルデジタルアンプ、パワー出力段の高速化および低ノイズ化、および低歪みで忠実な空間表現が可能なスピーカ技術を開発したので、これら高音質のオーディオ再生を支える技術の詳細について紹介する。

2. デジタルオーディオにおける歪み要因

デジタルオーディオデータは、アナログの音楽信号をサンプリングし、量子化するが、この2つの処理の再現に不完全性があるとそこで歪みが発生することになる。

2.1 サンプリング (時間軸方向) の歪み

時間軸に求められる精度は、時間と振幅で表現するとわかりやすい。16ビットの場合で65536階調1つ分が44.1 kHzに対して $1/44.1 \text{ k}/65536=346 \text{ ps}$ 、これが24ビット・192 kHzになると階調で256倍、さらにクロック比で4.4倍になり、要求される精度は0.31 psと非常に高精度が必要になることがわかる。この時間軸のジッタが発生すると、振幅方向と同様な波形の変化が発生して歪みの原因となる。

[1] クロック転送によるジッタ

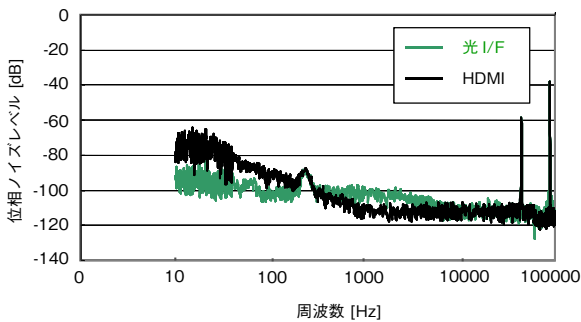
多様なデジタルインターフェースによりクロックが受け渡しされることで、種々の要因でジッタが発生する。

同軸・光インターフェースを用いたデジタルオーディオ伝送の場合、バイフェーズ変調により信号中にクロックが埋め込まれて伝達されこれがジッタ要因となる。再

生されるクロックジッタの大きさは、例えば良いもので数十ps程度とCD精度にはほぼ問題無いが、ハイレゾ音源に対してはクロックジッタ精度的に不満が残る[2].

HDMI^(注2) (High-Definition Multimedia Interface) 転送の場合には、基本的にビデオ系のクロックからオーディオ用のクロックを生成する仕組みになっており、同軸・光インターフェースより一般的にクロックジッタがさらに多くなる傾向がある。

第1図に光接続時とHDMI接続時とのクロックの位相ノイズ（ジッタの周波数成分）の一例を示す。縦軸は位相ノイズの相対レベル、横軸はノイズ成分の周波数である。この図からデジタル伝送時には特に100 Hz以下の低い周波数帯域の位相ノイズ成分が大きくなる。安定化が難しい低い周波数の揺らぎほど除去も難しい。



第1図 HDMIと光インターフェースの位相ノイズスペクトラム
Fig. 1 Phase noise spectrum with HDMI and optical I/F

〔2〕従来のジッタ削減方式

従来のジッタ削減には、PLL (Phase Locked Loop) を例えば2段接続して、後段でバンド幅の低いPLLを使用して入力信号の変動を減らす方式や、SRC (Sample Rate Conversion) を用いて入力信号とは異なった、出力側の精度の高い基準クロックで変換を行う方式が用いられていた。これらの方式は、入力信号のクロックの変化に対する応答をできるだけ遅くすることにより高域のジッタをある程度低減し、音質に好影響をもたらす効果があった。

2.2 量子化（振幅方向）の歪み

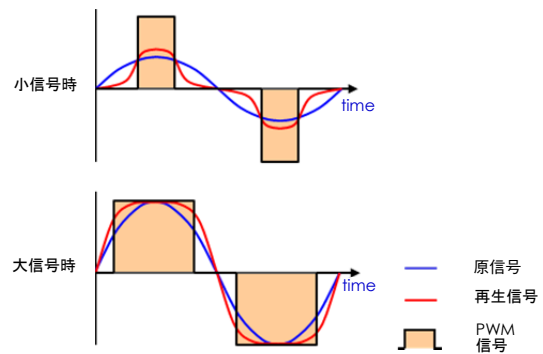
量子化歪みの存在は良く知られているが、この歪みは量子化ビット数が多くなるほど小さくなる。CDでは16ビット、一般に入手可能なハイレゾ音源では24ビットであり、これで実用的な音質が得られると考えてよい。

〔1〕PWM波形の歪み

しかし、フルデジタルアンプで用いられるON/OFF出

力に関しては、マルチビット信号を1ビットに再量子化するときの、デジタルPWM波形が原理的にもつ非線形歪みがあった[3].

デジタルPWM方式では信号の大きさを波形の時間幅で表現する。第2図で示すようにデジタルPWM方式では例えば2倍の振幅の原信号を2倍のPWM信号の時間幅で表現する。PWM後段でフィルタを通過した再生信号は、時間幅の影響を受けた波形となる。デジタルPWM方式には原理的にこの非線形性が存在する。この時間幅の影響による波形の違いは、時間変化する音楽波形に対しては出力されるアナログ波形の歪みとなり、アナログ信号振幅が大きく、パルス幅の変化が大きいくほどこの影響が大きくなる。PWMの出力ON/OFFの周波数が一般に用いられている400 kHz程度の場合には、この歪みの大きさは20 kHzの最大出力時で0.数%と、オーディオアンプの歪みとして無視できない大きさとなる。



第2図 デジタルPWM信号の非線形性
Fig. 2 Non-linearity of digital PWM signal

〔2〕一般的なD級アンプの歪み

フルデジタルではない一般的なD級アンプに用いられているアナログPWMでは、今回対象としているデジタルPWMとは異なり、時間分解能が無限大となるためにこの非線形歪みは発生しないが、アナログ入力段への不要信号の回り込みや基準となる三角波の精度などの他のアナログ的な歪み（一般的に0.01%~0.1%程度）やノイズの混入が発生する。

2.3 パワー出力段の歪み

時間軸と振幅軸とを完全なPWM信号として歪み無く再生できれば、この信号を忠実に増幅すれば良い。

フルデジタルのPWM方式では、出力段からアナログ帰還がかけられないため、PWM信号の時間軸と振幅軸の乱れを最小限にする必要がある。そのためにはON/OFFタイミングの高精度化、電源の低ノイズ化が重要となる。

PWM信号をON/OFFするために、従来からシリコン

(注2) HDMI Licensing, LLCの登録商標または商標

MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) がよく用いられている。シリコンMOSFETのON/OFF速度はオーディオ用のパワー素子で例えば20 ns~50 ns程度である。時間軸をより正確にON/OFFするためには、より高速にスイッチングできる素子としてON/OFF速度が同条件で5 ns程度の窒化ガリウムを使用したGaN FETなどが実用化されつつある。

またPWMのパワー出力にとってPWM波形の振幅は電源電圧そのものとなる。できる限り安定でノイズの無い電源が重要となる。

3. 歪み補正

前述のように、従来のアナログ信号には無かった歪みがデジタルオーディオの音質を損ねている。これらを補正することで高音質のデジタルアンプが実現できる。

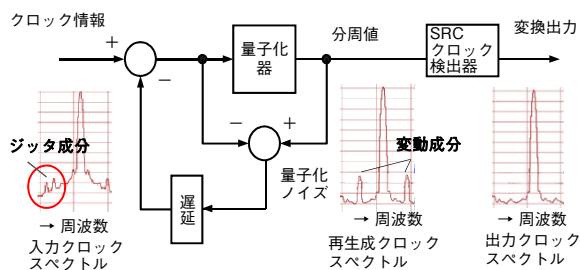
3.1 ジッタの削減

[1] 新開発のジッタ削減方式

今回、従来よりさらに低周波数域のジッタまでを減少させられる新しいジッタ削減回路を開発した。

第3図にこの回路の構成を示す。この回路は、マスタークロックを元にして、非整数分周を行うことで入力クロックがもっていたジッタ成分を取り除いたクロックを生成する。

クロック情報として、正確な分周値を例えば16ビットで表現する。この分周値を生成する成分にノイズシェーパを適用してノイズ成分を高域へ変換してやることで、再生成されたクロック信号の低域ジッタは、マスタークロックとほぼ同等のジッタ性能まで低減することができる。残った高域の変動成分は、時間的に平均化してサンプル変換するSRCと組み合わせることで除去する。



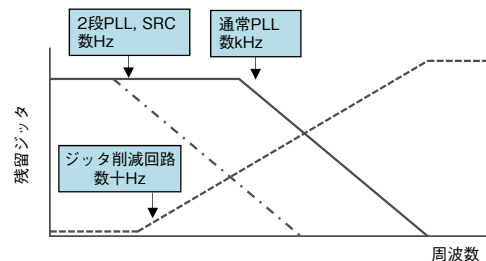
第3図 デジタルジッタ削減回路の構成

Fig. 3 Composition of a digital jitter-reduction circuit

[2] 新開発のジッタ削減効果

第4図に通常のPLL, SRC, 本ジッタ削減回路の効果の

概念図を示す。このように従来削減が難しかった低い周波数帯域のジッタに対しての効果があるので、上述の回路と組み合わせることですべての周波数帯域に渡ってジッタを削減することが可能となる。



第4図 各ジッタ削減の周波数特性

Fig. 4 Jitter-reduction characteristics

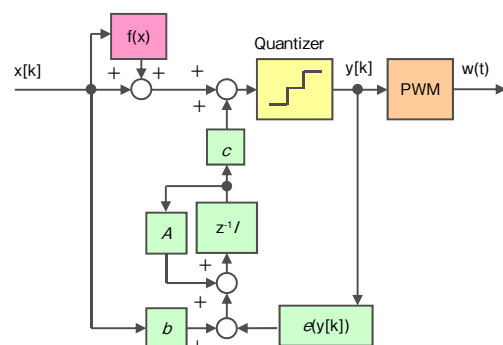
3.2 PWM歪みの補正

PWMの歪みは、前章で詳述したように純粋なサンプル値に対して、変化するパルス幅により合成される波形が非線形に変化してしまうことに起因している。

今回採用した補正方式は、現代制御理論に基づいて計算した歪み成分を、ノイズシェーパにフィードバックし打ち消すことで、より効果的な歪み補正を実現した[4]。

具体的な構成を第5図に示す。図のA, b, cは、現代制御で標準的に用いられるいわゆるABCD行列で、このノイズシェーパの伝達関数を状態変数で表現したものである。ある時間 $kT < t < (k+1)T$ におけるPWM波形 $w(t)$ の値はPWMへの入力信号 $y[k]$ の値によって決まるので、 $w(t)$ からの誤差のフィードバックを $y[k]$ からの信号に変換することが可能である。その誤差を含む信号 $e(y[k])$ は $y[k]$ に対する非線形関数ベクトルとなる。 $y[k]$ のとる値の数はPWMのレベル数と同じでその有限個の関数値を減算することで歪み補正を実現することができる。

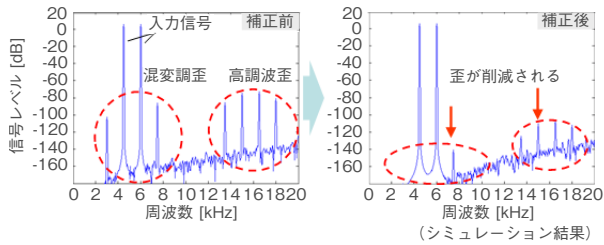
第6図に歪み補正効果のシミュレーション結果を示す。



第5図 本方式のノイズシェーパ構成

Fig. 5 Block diagram for this noise shaping system

2つの周波数の入力信号をPWM変調した場合の混変調歪および高調波歪みが約30 dBと大きく削減できている。



第6図 本方式補正あり／なしの混変調歪み
Fig. 6 Inter modulation distortion without/with this correction

4. パワー出力段

歪み無くPWM変調されたデジタル信号を大電力で高速にON/OFFして、低インピーダンスで出力することがパワー出力段に求められる。

4.1 低ON抵抗GaN FETドライブ回路

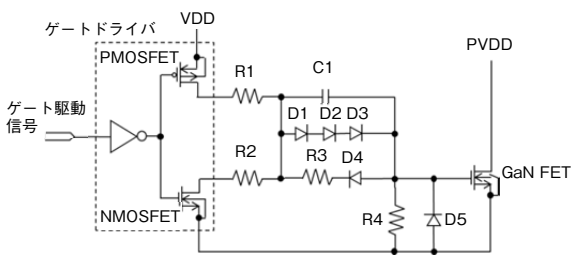
GaN FETは、ON抵抗、耐圧が同特性になるシリコンMOSFETに比べて下記の特徴をもつ。

- ① 入力容量 (Ciss) が小さい
- ② 閾 (しきい) 値電圧 (Vth) が低い

ON/OFFする閾値電圧が、シリコンMOSFETで入力容量以外の性能が同等のものに比べ、1.5 Vほど低いため、ブリッジ接続されたGaN FETでターンオフが高速化できないという課題が生じる。

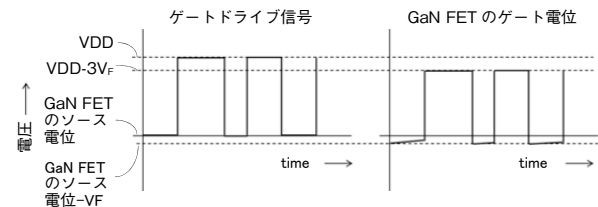
課題を解決するために、ターンオン時間を犠牲にせず、ターンオフを高速化する第7図の回路を新たに開発した。

ターンオン時、ゲートドライバ内のPMOSFETがONしていて、R1を介してC1の両端電位は、D1、D2、D3のVFによって電位が確定するとともに、C1およびD1、D2、D3を通じてGaN FETのゲート容量へチャージを行ってGaN FETをオンさせる。



第7図 GaN FETのターンオフを改善する回路
Fig. 7 Circuit which improves turn-off of GaN FET

ターンオフ時は、ゲートドライバ内のNMOSFETがオンしてR2を介してC1の高電位側の電位をGaN FETのソース電位と等電位にすることにより、ゲート電位をD5でクランプされたGaN FETのソース電位以下にすることで、GaN FETのターンオフ速度を約25 %改善している (第8図)。

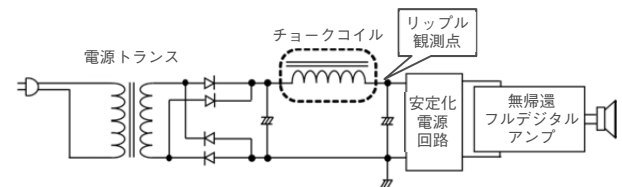


第8図 GaN FETの駆動波形
Fig. 8 Waveform which drives GaN FET

4.2 低ノイズ電源

無帰還フルデジタルアンプの性能を最大限に発揮させるためには、低ノイズ電源が不可欠である。

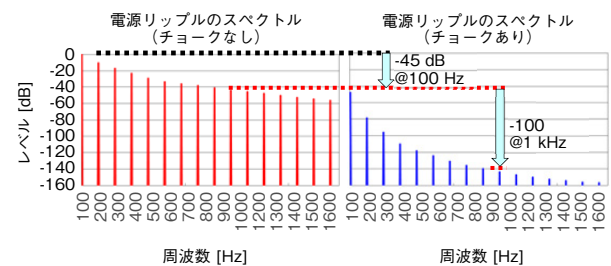
低ノイズを実現するために、大型のチョークを挿入した第9図の電源回路とし、整流時に発生するリップルノイズを低減している。



第9図 チョークコイルをもつ電源回路
Fig. 9 Power supply circuit with choke-coil

チョークコイルを挿入することによりリップルが改善する例を第10図に示す。

開発したチョークコイルをもつ電源回路は、チョークコイルをもたない一般的な電源回路と比べて100 Hzにおいて45 dB、1 kHzにおいて100 dBのノイズ改善がある。



第10図 リップル観測点のスペクトル
Fig. 10 Spectrum measured in the observation point

開発した電源回路は、大容量フィルタコンデンサと安定化電源回路のみでは減衰しきれないノイズをチョークコイルによって減衰させ、リップルノイズ-110 dB以下の回路としてフルデジタルアンプの品位を確保した。

5. 音響再生

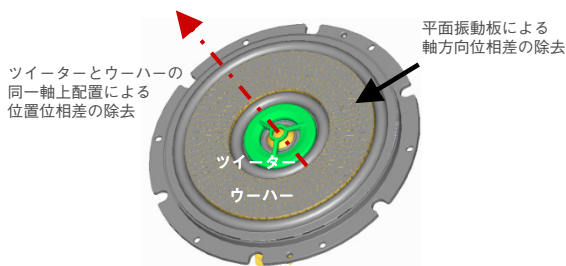
5.1 正確な空間表現が可能なスピーカユニット

フルデジタルアンプの信号の品質を損なうことなく、ボーカルや楽器の定位、距離感といった空間表現に富んだ音をそのままリスナーに届けるために、スピーカユニットも信号の情報量を最大限引き出す必要がある。

これらの技術を生かすスピーカとしては、全周波数帯域の音源位置の一致と位相の整合が重要である。筆者らが選択した実現手法は、

- ① 同軸型構造
- ② 平板型振動板構造

である。スピーカユニットの構造を第11図に示す。



第11図 同軸平板型スピーカユニット外観図
Fig. 11 Coaxial flat-diaphragm loudspeaker unit

〔1〕同軸型スピーカの優位性

「同軸型」とはツィーター（以下Tw）とウーハー（以下Wf）をリスナーまでの同一軸上に配置した構造のことであり、それにより音源一致を実現している。一般的なスピーカシステムは、TwとWf各々のユニットが上下に並んだ配置をしているが、例えば、同一成分の音（基音と倍音など）が離れた別々のユニットから聞こえたり、打音で同時に出力される広い周波数に渡る音がユニットごとに分離されたりすると、小さな領域の音源がリスナーには大きく感じられる。同軸型はその課題を解決するための構造であり、ユニットに音源が別れても各々が同一軸上に位置することで、同一音源の分離感を感じられにくくする効果がある。

〔2〕平板型スピーカの優位性

「平板型」はTwとWfとの位置関係による音響位相差の課題解決のための構造である。音源の分離感を解決した同軸型ユニットもTwとWfが軸上の前後でずれている

と、音像の奥行き感の明瞭性に欠けてしまう。例えば、コーン型のWfの奥または手前にTwが配置された場合、リスナーには各々のユニットから出た音が、時間差を生じて到着する。1つの音源は通常一箇所から出力されるものであり、それに伴う2次音（反射音）などにより距離を感じており、音源位置が一致していないことで音像が「ぼやけ」たり、先に到着した音を強く感じる「先行音効果」が生じることでソースの忠実再生を乱してしまう。

このように、アンプがより正確さを求めて補正したソースが空間を経て正確にリスナーの耳元で再生できるように時間的補正への配慮をスピーカ側でも実施している。これは空間表現を強く意識したものであり、分解能の優れたソースを用いるハイレゾ時代こそ大きな付加価値を生む構造であると考えている。

5.2 同軸平板型スピーカの基本ポイント

一方、スピーカユニットとしての基本的な性能指標となる広帯域特性、低歪み特性は、ハイレゾ音源による豊かな空間表現に直接つながる重要なポイントである。

〔1〕広帯域再生

本スピーカシステムの再生周波数帯域は40 Hz～100 kHz（-16 dB）である。アンプの性能を十分に発揮させるために超高域100 kHz再生は不可欠であり、リファレンスオーディオスピーカ（以下「SB-R1」）には、弾性率、軽量性に優れたカーボングラファイト振動板で、またプレミアムシステムスピーカ（以下「SB-C700」）には最適形状設計による高剛性アルミ振動板で100 kHzを実現した。

一方の低域再生においては、オーケストラで最も低い周波数を有するコントラバス（41.25 Hz）を再生できるよう、最適磁気回路設計およびバスレフ設計により小容積筐体（きょうたい）（8リットル）でありながら、40 Hz（-16 dB）の再生を実現している。

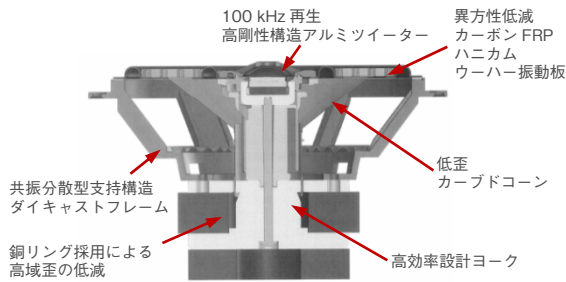
〔2〕低歪み再生

「SB-R1」では、磁気回路で発生する歪み抑制のため、外磁型ショートボイスコイル構造を採用した。「SB-C700」（第12図）には、磁気回路に銅リングを実装しTw域での歪みを抑制している。磁束漏えいを抑え高効率な磁束を発生させる最適設計ヨークは両者に用いている。振動板には、スキン材に高内部損失カーボンFRPと制振材複合アルミ層およびコア材にアルミハニカムを用いたサンドイッチ構造を形成し、高剛性および高内部損失素材で不要共振から生じる歪みを抑制した。コイルボビンから振動板に動力を伝えるカップリングコーンには、面歪みを低減させる曲面構造を用いた。

フレームにはアルミダイキャストを用い、特異共振を低減させる外形の異なる6支柱支持構造を採用している。

バスレフポートには、総曲面設計のパラボラ形状を採用することで、風切音やポート出口で生じるカルマン渦を抑制し、5, 6次に発生する歪みを効果的に低減させた。

本同軸型スピーカーでは、以上の徹底した歪みの低減により、歪み率は0.22% (-53 dB) 以下 (1 kHz) を実現した。



第12図 同軸平板型スピーカーユニット (SB-C700) 断面図
Fig. 12 Coaxial flat-diaphragm loudspeaker unit (SB-C700)

6. まとめ

本稿にて説明したシステムで、筆者らの主観ではあるが、35才から55才までの男性被験者10名で、他社アナログA級アンプとの比較を行った。指標として、音の明瞭性、空間感、音色、定位感、バランス、音色、歪み感の6項目で音質評価を実施した。音源の明瞭感が特に勝っており解析的でクリアな音質で、空間感も奥行き方向の階層の多さなど細部まで音の表現ができています。定位感やバランス、歪み感は良く評価にばらつきはあるが同等レベルであった。音色についてはアナログ的な柔らかさとの傾向の違いによる好みの差が出た。

開発技術のそれぞれの効果としては、ジッタ削減回路で低域の音程感や音の輪郭がはっきりし、PWM歪み補正回路で、音の見通し感・奥行き感が改善された。この信号を忠実に再生するためのパワー段と電源回路、スピーカーにより、音楽の躍動感や、演奏者の実在感など、音の表現能力の向上が実感できた。従来のアナログアンプシステムを越えた高音質を、フルデジタルアンプシステムで実現可能となったと考えている。

本稿のこれらの高音質化技術は、機器間のデジタル接続でも音質の劣化が無く、小型低消費電力といったデジタルアンプの特徴も併せ持つため、デジタルオーディオ時代の高音質アンプのコア技術となると考えている。

今後、出力段の負荷ドライブ能力向上と、電源の高精度化によりさらに高性能化を進めたい。また、本技術の低コスト化を図ることでより良い音の商品を市場に広く展開していきたい。

最後にPWM歪みの補正制御技術をデジタルアンプで実現するにあたり、多大なご指導をいただいた名古屋工業大学大学院の米谷昭彦准教授に深く感謝いたします。

参考文献

- [1] (一社) 電子情報技術産業協会, “ハイレゾオーディオの呼称について (周知),” http://home.jeita.or.jp/page_file/20140328095728_rhsiN0Pz8x.pdf, 参照 Oct. 30, 2014.
- [2] 赤堀肇, “オーディオ品質とクロックジッター,” EDN JAPAN, <http://ednjapan.com/edn/articles/0709/01/news016.html>, 参照 Oct. 30, 2014.
- [3] 河西宏之, “フルデジタル・アンプに必要な信号処理の概要,” トランジスタ技術, 2003年7月号, p.219.
- [4] 米谷昭彦, “フルデジタルアンプのためのPWM歪補正型ノイズシェーピングフィルタ,” 電気学会論文誌C, vol. 125, no. 12, 2005

執筆者紹介

中嶋 康志 Yasushi Nakajima
アプライアンス社
ホームエンターテインメント事業部
Home Entertainment Business Div.,
Appliances Company

加藤 伸悦 Shinetsu Katou
アプライアンス社
ホームエンターテインメント事業部
Home Entertainment Business Div.,
Appliances Company

渡邊 伸一 Shin-ichii Watanabe
アプライアンス社
ホームエンターテインメント事業部
Home Entertainment Business Div.,
Appliances Company

小椋 高志 Takashi Ogura
アプライアンス社
ホームエンターテインメント事業部
Home Entertainment Business Div.,
Appliances Company

西田 郁央 Ikuoh Nishida
アプライアンス社
ホームエンターテインメント事業部
Home Entertainment Business Div.,
Appliances Company