

HALTによるはんだ接続信頼性評価

Solder Connection Reliability Assessment by Highly Accelerated Life Test (HALT)

北村 幸雄*
Yukio Kitamura

はんだ接続部の故障モードの1つに、はんだクラックが挙げられる。本報ではHALT (Highly Accelerated Life Test) を用いた急速温度変化と6軸ランダム振動の複合ストレスによる超短期評価の可能性を検討した。この結果、ヒートショック試験との加速性は時間換算で100倍となることが確認できた。

A solder crack is one of the solder connection failure modes. In this paper, a super-short-time evaluation method, that comprises stresses of rapid temperature changes and six-axis random vibrations by HALT, is described and compared to the heat-shock test. As a result, it was confirmed that HALT had an acceleration speed approximately 100 times that of the heat-shock test.

1. 背景

信頼性試験は多大な時間がかかることが課題となっている。はんだ接続の故障モードの1つであるはんだクラックの評価も例外ではない。はんだクラックはオープン故障となり、高圧回路や大電流回路では最悪の場合、発煙発火に至ることもあり、信頼性の確保は特に重要である。

はんだクラックの評価試験には曲げ試験をはじめとしてさまざまな方法があるが、その中でもヒートショック試験（以下、Heat-Shock Test：HSTと記す）は数百時間以上の長時間を要し、時間短縮が課題であった。そこで、本報ではHALTを用いた急速温度変化と6軸ランダム振動の複合ストレスによる超短期評価の可能性を検討した。

2. HALTによるはんだ接続信頼性評価

HSTとHALTのはんだクラック評価の加速性を調査するために試作基板を作製した。試作基板の仕様、ならびに実験計画は下記のとおりである。

2.1 試作基板

[1] 実装部品

部品は4ピンコネクタ雄（樹脂：ガラス入りPBT (Poly Butylene Terephthalate：ポリブチレンテレフタレート樹脂)、端子：黄銅+銅下地付き錫（すず）メッキ1.1 mm角、7.92 mmピッチ）を用いた。

[2] パターン設計

はんだ量による耐クラック性を評価できるように工夫

したランド径とホール径の組合せを12パターンとした。

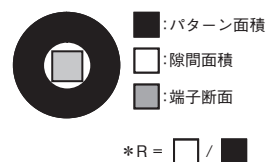
ここで、はんだ量の指標として、第1図に示すように面積比Rを用いた。

[3] 基板材質：難燃性片面基板（t=1.6 mm）の2種類

- ガラスエポキシ基板：以下、FR-4と記す
- 紙フェノール基板：以下、XPCと記す

[4] はんだ組成：鉛フリータイプの2種類

- Sn3.0Ag0.5Cu：以下、3Agと記す
- Sn0.7Cu0.05Ni：以下、Ag無と記す



第1図 はんだ接続部の模式図

Fig. 1 Mimetic diagram of soldered-joint part

2.2 はんだクラックモニター

はんだクラックは、第2図のように端子間を短絡し、

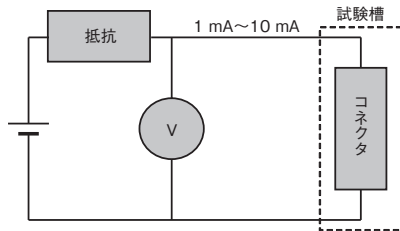


第2図 端子間の短絡

Fig. 2 Short circuit between terminals

* 解析センター 信頼性サポートグループ
Reliability Support Group, Analysis Center

接続部4箇所をシリーズ接続してパターンごとにコネクタ両端間の電圧降下変動で検出する。第3図は、電圧降下モニター回路である。



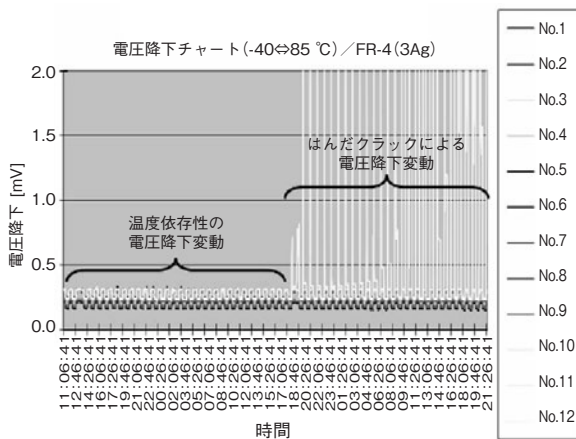
第3図 電圧降下モニター回路
Fig. 3 Voltage drop monitor circuit

2.3 評価試験

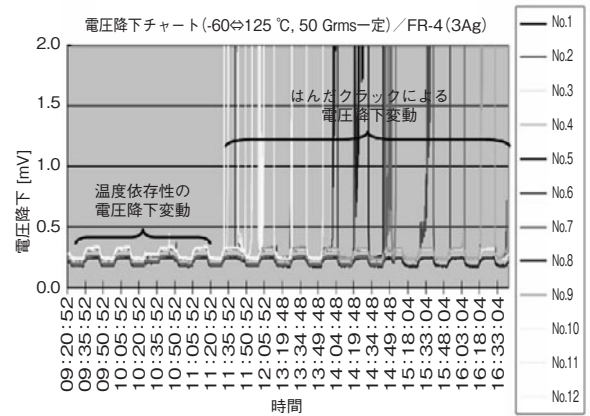
- (1) HST：-40⇔85℃（各30 min）1条件
- (2) HALT：複合ストレス①～③ 3条件
 - ① -40⇔85℃（125 deg, 各10 min）+50 Grms^(注)
 - ② -50⇔105℃（155 deg, 各10 min）+50 Grms
 - ③ -60⇔125℃（185 deg, 各10 min）+50 Grms

3. 試験結果

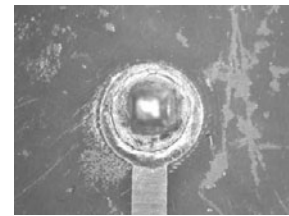
HST, ならびにHALTともに初期は温度依存性の電圧降下変動であるが、はんだクラックが入ると急激な電圧降下変動を示した。第4図, 第5図に、双方の電圧降下チャート例と、第6図, 第7図に、あるパターンのはんだクラックの例を示す。



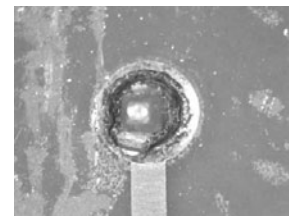
第4図 HSTのチャート例
Fig. 4 Example of voltage drop chart after HST



第5図 HALTのチャート例
Fig. 5 Example of voltage drop chart after HALT



第6図 HSTのクラック例
Fig. 6 Example of solder crack after HST



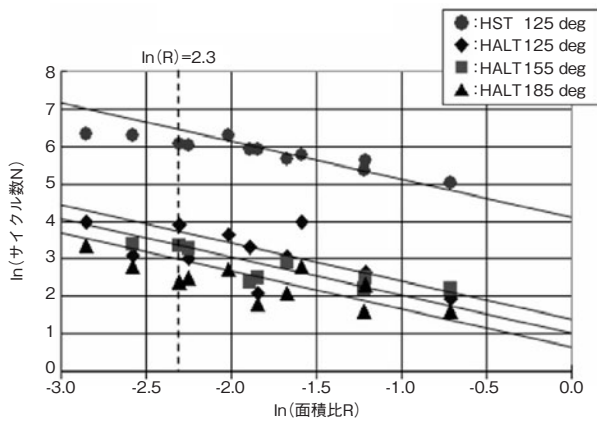
第7図 HALTのクラック例
Fig. 7 Example of solder crack after HALT

4. 加速性に関する考察

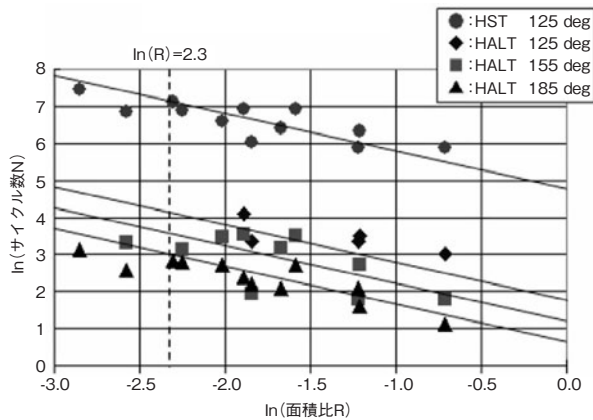
第8図は、FR-4の3Ag, 第9図は、XPCのAg無での面積比Rに対するクラック発生サイクル数のグラフである。HST結果に引いた目の子直線をHALT結果に平行移動してみると、傾きが同じとみなすことができる。これは、はんだクラックの発生状況も同じとみなすことができ、HSTとHALT間の加速性の証左である。

なお、HALTではのはんだクラック生成には、6軸ランダム振動が非常に効果的に作用している。

(注) ランダム振動加速度Gの実効値 (root mean square) を表す単位



第8図 はんだクラック発生サイクル数／FR-4 (3Ag)
Fig. 8 Number of solder cracks on FR-4 (3Ag solder)



第9図 はんだクラック発生サイクル数／XPC (Ag無)
Fig. 9 Number of solder cracks on XPC (Ag free solder)

第2表 HASS条件

Table 2 Test condition of HASS

急速温度変化	-40 ⇄ 85 °C (125 deg, 各10 min), 5回
6軸ランダム振動	25 Grms

HASS: Highly Accelerated Stress Screening

今後、実装基板をはじめ、機構部品などを対象としてライフエンド評価、ならびにロスコスト低減に向けて、この評価技術の展開を図っていく。

参考文献

- [1] “Highly accelerated life testing,” Worldwide Engineering Standards GMW8287, General Motors Corp., 2002.
- [2] McLean, Harry. “A statistical approach for the disposition of HALT issues,” Feb.15, 2001. cited by other.
- [3] “QualMark Chamber Operations Manual,” QualMark Corp., Denver, CO, Apr.6, 2005.
- [4] 北村幸雄, “製品事故に繋がる故障メカニズムと信頼性試験, ステップタイム試験特集-事故要素3. 機構部品,” KEC情報, (社) 関西電子工業振興センター, no.214, pp.31-38, 2010.7.

5. まとめと今後の展望

第1表に、HSTで評価できる範囲の最大サイクル数とHALTで加速性が最も高い185 degで評価できるサイクル数との関係をまとめた。HALTはHSTに対して時間的加速性が100倍であり、評価時間を1/100に短縮できる。また、HASSはHALT結果のおおむね1/2のストレスを加えて全数検査で良品選別するもので、第2表にHASS条件例を示す。

第1表 HALT条件

Table 1 Test conditions of HALT

レベル	HALT	HST
1	5回 (2.5 h)	300回 (300 h) 相当
2 (標準)	10回 (5 h)	500回 (500 h) 相当
3	20回 (10 h)	1000回 (1000 h) 相当

HALT : -60 ⇄ 125 °C (185 deg, 各10 min) +50 Grms
HST : -40 ⇄ 85 °C (125 deg, 各30 min)